

Se 整流板の BARRIER PIEZO-EFFECT に関する実験 (第1報)

肥後 悟・野依 一正・沼田 正

(受理 昭和48年5月31日)

EXPERIMENTS ON THE BARRIER PIEZO-EFFECT OF THE SELENIUM RECTIFIERS (Report 1)

Satoru HIGO, Kazumasa NOYORI and Tadashi NUMATA

It has been known that applying a mechanical vibration perpendicularly to the surface of the commercial selenium rectifier, then the piezo-electromotive force across the sample with the same frequency of the mechanical vibration was generated. The selenide layers of Cd, Pb, Bi and Sn were constituted by evaporating these materials onto Se substrate respectively, in order to investigate that any selenide layer contributed most to the piezo-electromotive force of the commercial selenium rectifier. The characteristics of piezo-electromotive force and the barrier electrostatic capacities were measured for each samples. The results are as follows:

1. The magnitudes of piezo-electromotive force of the commercial samples and of the samples with Cd-selenide layer increase proportionally to the square root of the reverse bias voltage from zero up to minus one volt, but the magnitudes of piezo-electromotive force of the samples with Pb-, Bi- and Sn-selenide layer increase slowly with increasing reverse bias voltage.
2. The magnitudes of the diffusion potential V_D and of the impurity density N obtained from the $C^{-2}-V_a$ characteristics of the samples with Cd-selenide layer are nearly same values of that of the commercial samples, but these values of the samples with Pb-, Bi- and Sn-selenide layer are larger than that of the commercial samples and of the samples with Cd-selenide layer.
3. The values of V_0 obtained from the $v-V_a$ characteristics, which seem to be equal to V_D , are smaller than V_D obtained from both $I-V_a$ and $C^{-2}-V_a$ characteristics.
4. The barrier height has a tendency to decrease with increasing the strength of static stress, and the behaviour of the barrier piezo-effect is seemed to be reduced to the action of the barrier built up in the Cd-selenide layer constituted in the selenium rectifier.

§1. ま え が き

Se 整流器の板面に垂直に機械的な振動を加えると、その整流器の電極間に起電力が発生する。この起電力は印加電圧に応じて変化し、起電力の周波数は Se 整流器の板面に加えた機械的な振動の周波数に一致する。

この起電力は先に著者の一人によって見出され¹⁾、Se 自身の圧電効果によるものではなく、Se の deformation potential による barrier に起因した piezo-effect であろうと推論された。(以下この効果を barrier piezo-effect と呼ぶ。)

市販 Se 整流器では、Se と Wood's metal 電極との間に CdSe 層ができ、この CdSe 層と Se との間に、heterojunction が生じていると報告されている²⁾。し

かし Se 面に電極として Wood's metal をつけるとその界面には Wood's metal の成分金属 Cd, Bi, Sn と Se との間に種々の selenide 層が生じる可能性があり、Se 整流器の selenide 層は非常に複雑であろうと思われる。

したがって Se 整流器の barrier はかかる selenide 層および Se 内に生じていると考えられる。Se 自身の piezo-effect は非常に小さい¹⁾³⁾ ので barrier piezo-effect はこれら selenide 層内の barrier に起因するとと思われる。

かかる観点からわれわれは Wood's metal を電極とする市販 Se 整流板の基本的な特性を測定し、しかるのちにどの selenide 層が有効に barrier piezo-effect に寄与しているかを調べるために、金属化 Se 板上に

電極として各 selenide 層をもつ Se 整流板の試料を製作した。そしてこれらの barrier piezo-effect および barrier 静電容量の印加電圧依存性を測定し、あわせて barrier piezo-effect と barrier 静電容量の印加電圧依存性におよぼす電気化成効果および熱処理効果を測定した。

§2. 試料および実験方法

実験に使用した試料は市販の Se 整流板および自作した特種金属を蒸着した Se 整流板である。

市販 Se 整流板は Ni メッキした Al 基板に金属化 Se をつけた Se 原板に Wood's metal を蒸着したものであり、大きさは 50×50mm、厚さ 0.5mm のもの(オリジン電気製)である。

実験の際には市販品の大きさそのまま、または必要に応じて市販品より適当な幅、長さの試料を切り出して使用した。

自作 Se 整流板は上記の Se 原板に Wood's metal の成分金属である Cd, Pb, Bi, Sn のそれぞれを別々に真空度 $1\sim5\times 10^{-5}$ Torr., 基板温度 $90\sim 120^{\circ}\text{C}$ で真空蒸着し、かくして得られた各金属蒸着膜上にさらに電極として Wood's metal を真空蒸着することにより作製された。その大きさは約 $50\times 10\text{mm}$ 、厚さは 0.5mm である。

各金属蒸着膜の厚さは、Cd が $30\sim 35\mu$ 、Pb が $10\sim 20\mu$ 、Bi が $5\sim 10\mu$ 、そして Sn が $10\sim 15\mu$ である。

試料に対する振動応力ひずみは Se 整流板の一端を固定し、他端に機械的強制力を加えることにより与えられた。ひずみの大きさは Strain gauge transducer unit で測定した。測定は試料に正負の直流電圧を印加した状態で行なわれ、発生する起電力の大きさは高感度真空管電圧計で測定した。また barrier 静電容量の印加電圧依存性は Universal bridge で測定した。

§3. 実験結果

3.1 起電力特性

図1, 図2にはそれぞれ市販の試料および自作試料の単位ひずみあたりの起電力(v)と印加電圧(V_a)との関係が示されている。図3, 図4にはこれらの起電力の2乗特性が示してある。

起電力の大きさはゼロ印加電圧のとき、市販 Se 板の試料では $5(\mu\text{V}/\mu\text{ST})$ 程度であり、Cd, Pb, Bi, Sn を蒸着した自作 Se 板の試料では $10\sim 80(\mu\text{V}/\mu\text{ST})$ である。自作 Se 板の試料の起電力の大きさは市販 Se

板の試料のそれより1桁大きい。

発生する起電力の大きさは Se 原板に蒸着する金属の種類により大きく変化し、Cd-蒸着の試料が最も大きく、つぎは Bi-, Pb- 蒸着の試料で、Sn-蒸着の試料が最も小さい。

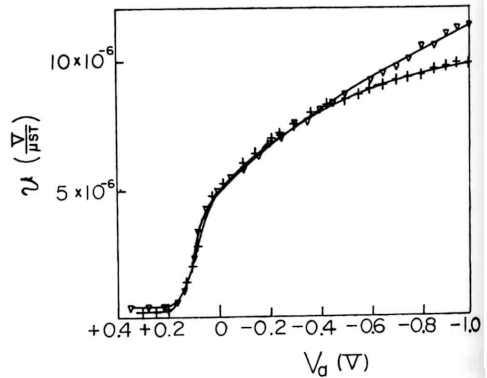


図1 起電力対印加電圧特性 ($v-V_a$ 特性)
 ∇ : NO.102, $+$: NO.103
 (試料—市販 Se 整流板)

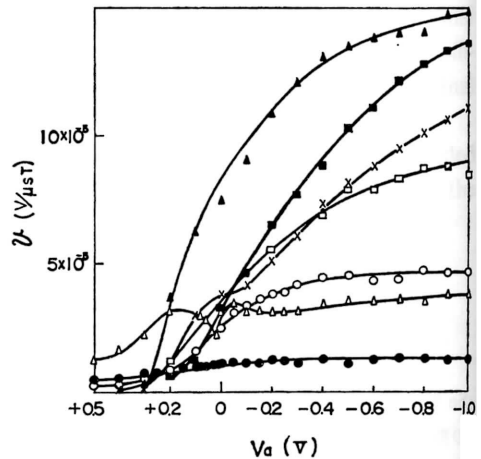


図2 起電力対印加電圧特性 ($v-V_a$ 特性)
 \blacktriangle : NO. 3-0-2, \blacksquare : NO. 4-4-4
 \times : No. 3-2-2, \square : NO. 2-0-1
 \circ : NO. 23-0-2, \triangle : NO. 12-0-1
 \bullet : NO. 31-0-0
 (試料—NO. 2~NO. 4は Cd-蒸着の Se 整流板, NO. 12 は Pb-蒸着の Se 整流板, NO. 23 は Bi-蒸着の Se 整流板, NO. 31 は Sn-蒸着の Se 整流板を表わし、試料番号の次の数字はそれぞれ電気化成時間, 熱処理時間を表わす。)

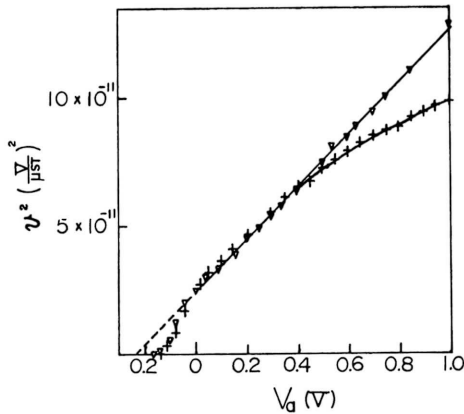


図3 起電力の2乗対印加電圧特性 (v^2-V_a 特性)
(試料は市販Se整流板で試料記号及び番号は図1に同じ)

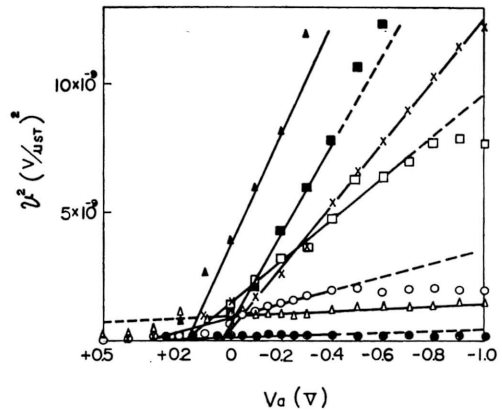


図4 起電力の2乗対印加電圧特性 (v^2-V_a 特性)
(試料記号及び番号は図2に同じ)

表1 v^2-V_a 特性から求めた V_0 の値

| Sample NO. | NO. 101 | NO. 102 | NO. 103 | NO. 2-0-1 | NO. 2-1-1 | NO. 3-0-2 | NO. 3-2-2 | NO. 4-4-4 | NO. 12-0-1 | NO. 23-0-1 | NO. 31-0-0 |
|------------|---------|---------|---------|-----------|-----------|-----------|-----------|-----------|------------|------------|------------|
| V_0 (V) | 0.24 | 0.24 | 0.25 | 0.18 | 0.22 | 0.17 | 0.04 | 0.04 | 1.8 | 0.31 | 1.1 |

印加電圧に対する起電力の大きさは、逆方向印加電圧が0~-1Vの範囲では、印加電圧の1/2乗に比例して増大し、それ以上の逆方向電圧では、飽和し一定となる傾向にある。この起電力の2乗対印加電圧特性の延長線が電圧軸と交わる点の値 V_0 を市販の試料と自作の試料について表1に示す。これらの値はいずれの試料の場合でも、 $C^{-2}-V_a$ 特性から同様にして得られる値と比較して小さい。

3・2 barrier 静電容量特性

図5には市販Se板と自作Se板の試料の単位面積あたりの barrier 静電容量の印加電圧特性 ($C^{-2}-V_a$ 特性) を示す。いずれの試料でも、得られた barrier 静電容量の逆2乗は印加電圧に比例している。したがって barrier が階段接合形の $n-p$ heterojunction⁴⁾ であると仮定すれば、この $C^{-2}-V_a$ 特性から拡散電位 V_D が求められる。また $N_{D1} \ll N_{A2}$ が成立しているとすれば⁵⁾、不純物密度 N_{D1} および印加電圧ゼロのときの barrier の幅 d_0 を求めることができる。これらの仮定のもとに計算した V_D, N_{D1}, d_0 の値を表2に示す。Cd-蒸着の試料の拡散電位は市販の試料について得られる拡散電位の値とほとんど同じであるが、Pb-

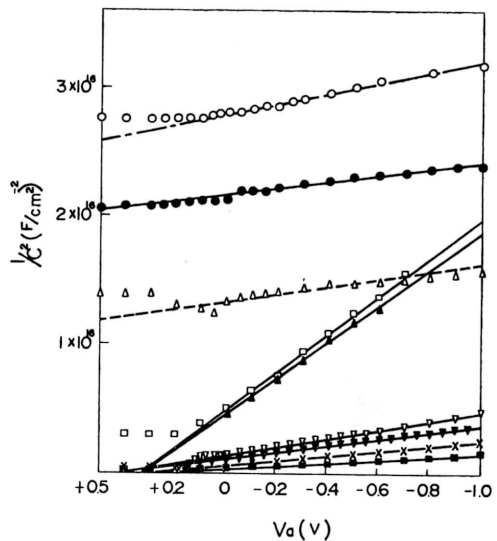


図5 barrier 静電容量対印加電圧特性 ($C^{-2}-V_a$ 特性)
(∇ : NO. 102, \blacktriangledown : No. 103以外の試料の記号及び番号は図2に同じ.)

表2 $C^{-2}-V_a$ 特性から求めた V_D, N, d_0 の値

| Sample NO. | NO. 101 | NO. 102 | NO. 103 | NO. 2-0-1 | NO. 2-1-1 | NO. 3-0-2 | NO. 3-2-2 | NO. 4-4-4 | NO. 12-0-1 | NO. 23-0-1 | NO. 31-0-0 |
|----------------------------|---------|---------|---------|-----------|-----------|-----------|-----------|-----------|------------|------------|------------|
| $V_D(V)$ | 0.33 | 0.42 | 0.40 | 0.33 | 0.39 | 0.33 | 0.32 | 0.24 | 6.1 | 6.4 | 8.4 |
| $N \times 10^{21}(m^{-3})$ | 3.5 | 5.3 | 6.6 | 8.7 | 6.1 | 9.5 | 8.8 | 14 | 79 | 41 | 69 |
| $d_0(\mu m)$ | 0.29 | 0.27 | 0.23 | 0.18 | 0.24 | 0.18 | 0.18 | 0.12 | 0.26 | 0.37 | 0.33 |

Bi-, Sn-蒸着の試料の拡散電位の値はそれより1桁大きい。また不純物密度はCd-蒸着の試料と市販の試料ではともに約 $10^{21}(m^{-3})$ である。後者は前者より1桁大きい。

印加電圧ゼロのときの barrier の幅は、市販の試料と比較してCd-蒸着の試料では小さく、Pb-, Bi-, Sn-蒸着の試料では大きい。

3.3 barrier 静電容量と起電力の積

図6には市販の試料と自作の試料についての barrier 静電容量と起電力との積 (cv) の印加電圧特性が示されている。

cv の大きさは試料により差異がみられるが逆方向印加電圧の範囲では、印加電圧の変化に対してほぼ一

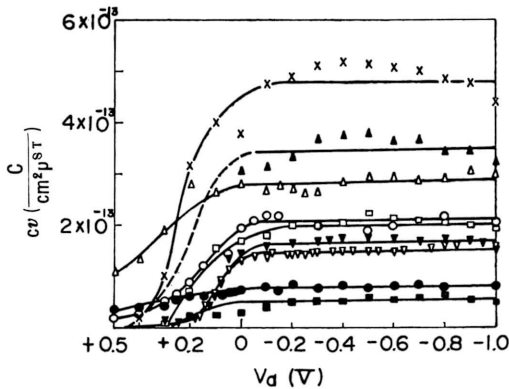


図6 barrier 静電容量と起電力の積対印加電圧特性 ($cv-V_a$ 特性)
(試料の記号及び番号は図5に同じ)

定の値を示す。しかし、それらの大きさについては、Cd-, Pb-, Bi-, Sn-蒸着の試料間には顕著な相異はみられない。他方、順方向印加電圧の範囲では、Pb-, Bi-, Sn-蒸着の試料では印加電圧の変化に対して市販の試料、Cd-蒸着の試料にみられるような cv の大きさの急激な減少はみられず、しだいに減少する。

3.4 静的ひずみ印加による諸特性

Se 整流板の試料に静的ひずみを印加した場合、起電力の発生はみられない(振動ひずみを印加した場合は前述のとおりである)。しかし Se 整流板の電流対電圧特性および barrier 静電容量特性にはつぎのような変化がみられた。

図7には試料に加えた静的な伸長ひずみを parameter とした Cd-蒸着の試料の逆方向電流の増加を示し、図8には静的な伸長ひずみを parameter とした barrier 静電容量の印加電圧特性 ($C^{-2}-V_a$ 特性)を示す。表3には $I-V_a$ 特性および $C^{-2}-V_a$ 特性から得られた Cd-蒸着の試料の静的な伸長ひずみによる拡散電位の変化が示されている。

静的な伸長ひずみの増加は拡散電位を減少させ、順、逆両方向の電流を増加させる。

3.5 電気化成および熱処理の効果

i) 起電力特性におよぼす電気化成および熱処理の効果

図9には Cd-蒸着の試料の起電力特性におよぼす電気化成の効果を示す。

電気化成は Se 整流板の試料に一定の逆方向電流(100mA)を流し、化成時間を変えて室温で行なった。電気化成を行わない製作直後の Cd-蒸着の試料では、起電力の大きさは逆方向印加電圧のある値(約-1V)まではほぼ印加電圧の1/2乗に比例して増大する。それより逆方向印加電圧が増加すると起電力の大きさは減少し、さらに逆方向印加電圧が増加するにつれてしだいに増大する。すなわち起電力の大きさは印加電圧の変化に対して極大、極小をもつ特性を示す。

他方電気化成を行なったときは、化成時間が長くなるにしたがい起電力の大きさの極大、極小はしだいになくなり、長時間(15時間)化成ののちには逆方向印加電圧の広い範囲にわたって、起電力の大きさは印加電圧の1/2乗に比例するようになる。

電気化成を行なわない Pb-, Bi-, 蒸着の試料では、

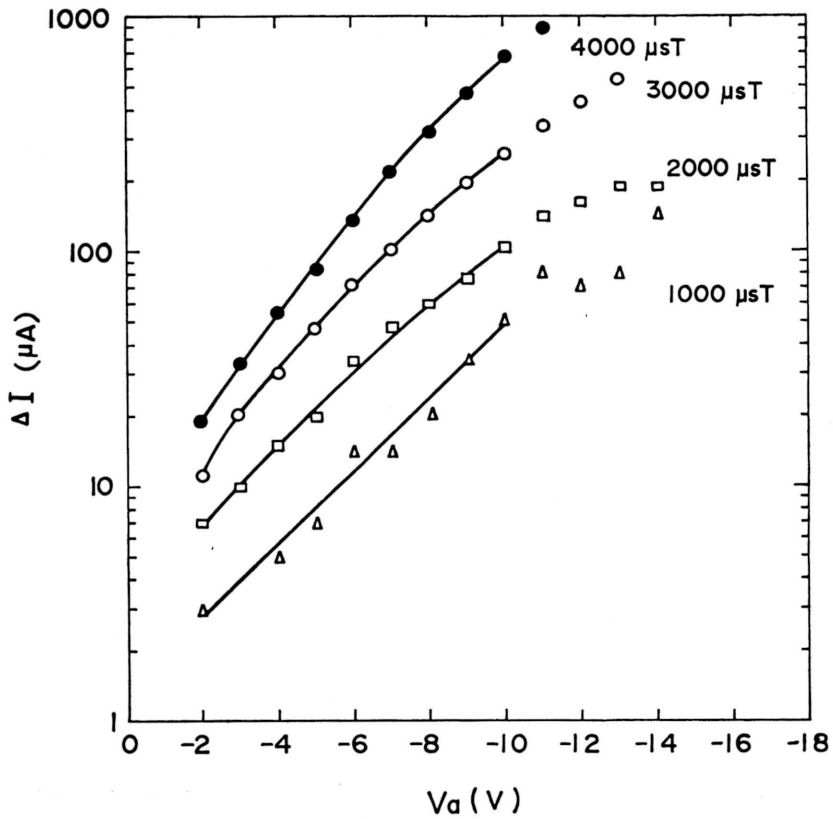


図7 静的ひずみを parameter とする 逆方向増加電流対印加電圧特性 ($\Delta I-V_a$ 特性)
 Δ : S (ひずみ) = 1000 (μ ST), \square : S = 2000 (μ ST), \circ : S = 3000 (μ ST),
 \bullet : S = 4000 (μ ST)

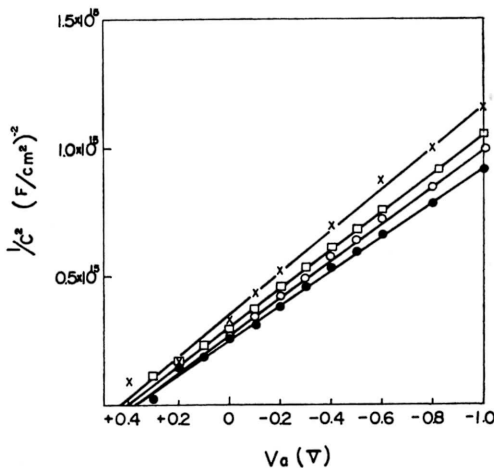


図8 静的ひずみを parameter とする barrier 静電容量対印加電圧特性 ($C^{-2}-V_a$ 特性)
 \times : S (ひずみ) = 0 (μ ST) \square : S = 2000 (μ ST)
 \circ : S = 3000 (μ ST) \bullet : S = 4000 (μ ST)

表3 静的伸長ひずみによる V_D の変化

| Strain (μ ST) | Diffusion potential V_D (V) | |
|--------------------|-------------------------------|-----------------|
| | $I-V_a$ 特性 | $C^{-2}-V_a$ 特性 |
| 0 | 0.44 | 0.43 |
| 2,000 | 0.41 | 0.40 |
| 3,000 | 0.41 | 0.37 |
| 4,000 | 0.39 | 0.38 |

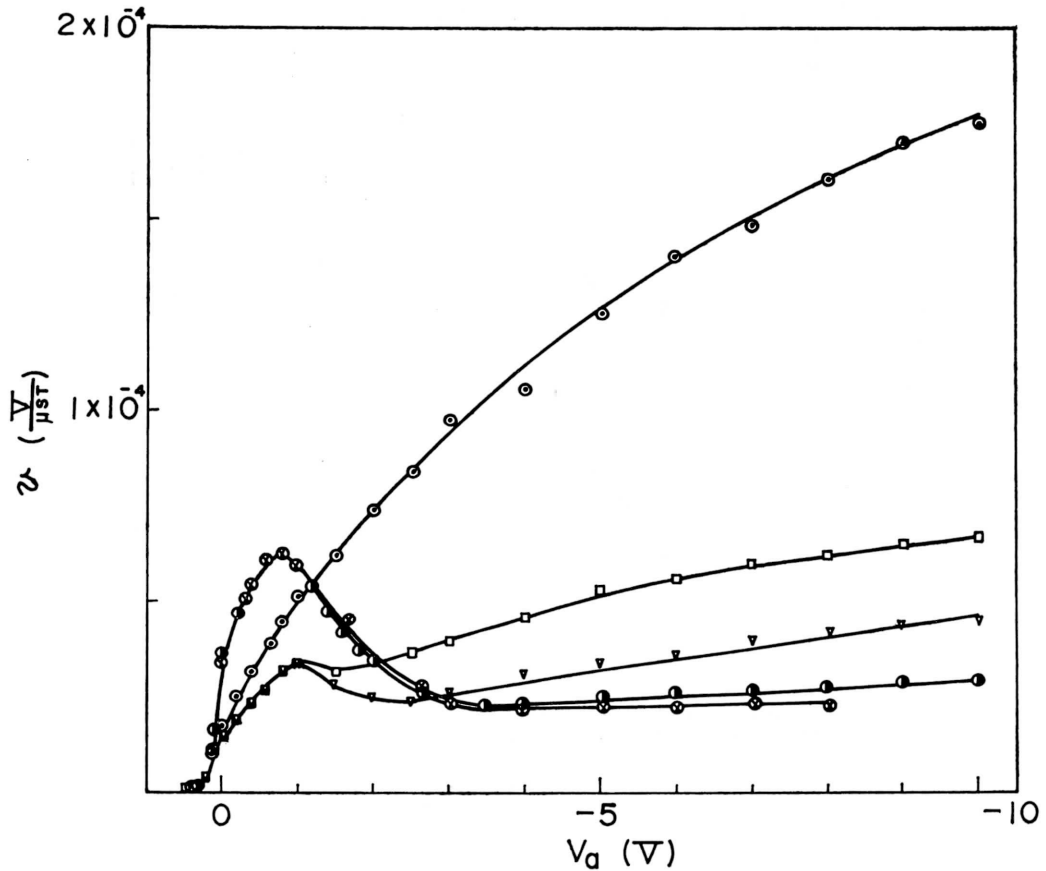


図9 起電力特性におよぼす電気化成の効果
 ●: NO.104-0-0, ⊗: NO.104-0-1,
 ▽: NO.104-1-1, □: NO.104-5-5,
 ⊙: NO.104-15-5
 (試料はCd-蒸着のSe整流板で試料番号の次の数字はそれぞれ電気化成時間, 熱処理時間を表わす.)

Cd-蒸着の試料でみられたような起電力の大きさに極大, 極小はあらわれず, 起電力もまた印加電圧の1/2乗に比例せずしだいに増大する。

Pb-, Bi-蒸着の試料では電気化成を行なっても, 起電力の大きさはCd-蒸着の試料の特性と異なり印加電圧の1/2乗に比例せず, 化成を行なわないときより小さい。

図10にはCd-蒸着の試料の起電力におよぼす熱処理の効果を示す。

熱処理はWood's metalの融点以下の65°Cで処理時間を変えて空気中で行なった。

Cd-蒸着の試料では, 熱処理を行なわない試料と熱処理を1時間行なった試料について, 印加電圧に対する起電力の大きさには変化はみられず, ほとんど同じである。起電力の大きさは長時間(15時間)熱処理を行なったのちでは, 短時間熱処理を行なった試料のものより大になるが, 印加電圧に対する起電力の特性曲線のかたちにはほとんど変化がない。

ii) barrier 静電容量特性におよぼす電気化成および熱処理の効果

図11にはbarrier 静電容量特性($C^{-2}-V_a$ 特性)におよぼす電気化成の効果および熱処理の効果を示す。

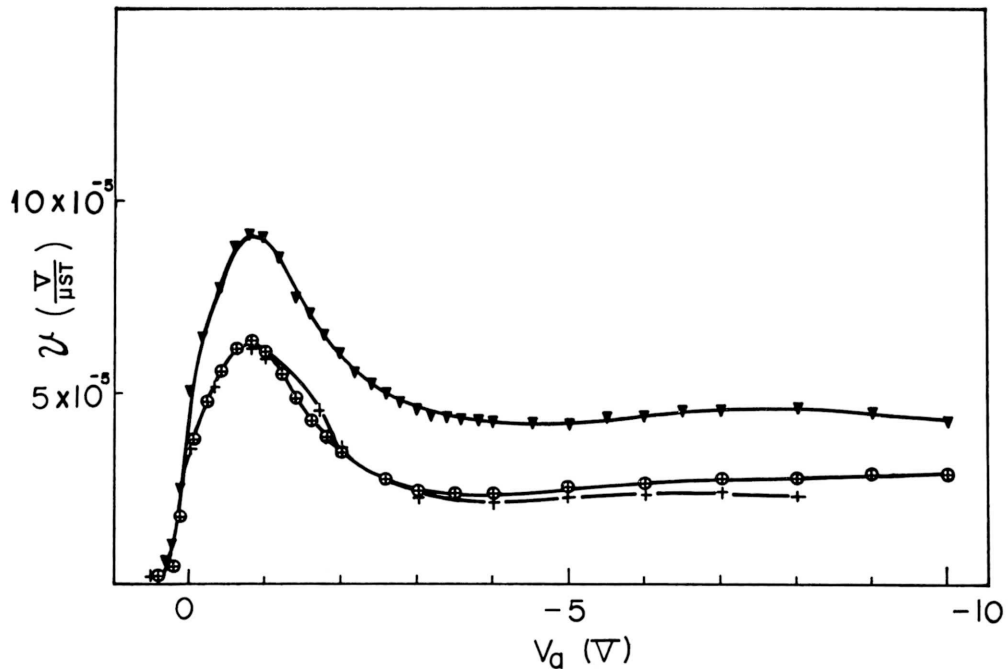


図10 起電力特性におよぼす熱処理の効果
 ⊕ : NO. 105-0-0, + : NO. 105-0-1,
 ▼ : NO. 105-0-15
 (試料はCd-蒸着のSe整流板で試料番号の次の数字はそれぞれ電気化成時間, 熱処理時間を表わす.)

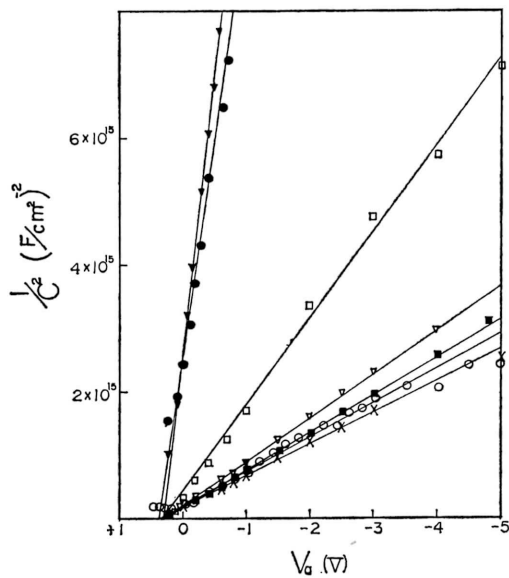


図11 barrier 静電容量におよぼす電気化成および熱処理の効果
 ○ : NO. 106-0-0
 × : NO. 106-0-1
 ■ : NO. 106-1-1
 ▼ : NO. 106-1-5
 □ : NO. 106-5-5
 ▼ : NO. 106-15-5
 ● : NO. 106-15-15
 (試料はCd-蒸着のSe整流板で試料番号の次の数字はそれぞれ電気化成時間, 熱処理時間を表わす.)

電気化成時間が長くなるにしたがい印加電圧に対する C^{-2} の傾き (dC^{-2}/dV_a) は増加する. しかし熱処理を行なうことにより印加電圧に対する C^{-2} の傾きは逆に減少する.

§4. 実験結果の考察

(1) 起電力特性

発生する起電力の大きさは Cd-蒸着の試料が他の3つの金属蒸着の試料に比較して大きいという結果を得たが, このことは Wood's metal の成分金属が Se と selenide 層を形成する場合に, Cd-selenide 層が最も大きい圧電性を示し, つぎに Bi-, Pb-, Sn-selenide 層の順になることを示していると思われる.

Se, CdSe とともに圧電物質であるが CdSe の圧電性のほうが Se のそれに比較して大きい³⁾⁶⁾.

したがって Se 原板上に Cd を蒸着した自作 Se 整流板の barrier が Se 面上に形成される CdSe 層と Se 層間に生じる heterojunction であるとすれば²⁾⁷⁾, かかる構造を有する barrier にひずみを加えた場合, p 形 Se 側の barrier よりも n 形 CdSe 側の barrier に主として圧起電力は発生すると考えられる.

ひずみ S が Se 整流板に加えられると n 形 CdSe 側の barrier にひずみによる分極 $P_i (=e_n S)$ (e_n : n 形 CdSe の圧電定数) が生じ⁸⁾, この分極により起電力が発生する. この起電力の大きさ v を与える正確な理論はまだないが, 若干の妥当と思われる仮定のもとに Gauss の定理を使用しての計算によれば v の瞬時値として次式が得られる.

$$v = \frac{d_1}{\epsilon_1} P_i + \frac{1}{2\epsilon_1 q N_{D1}} P_i^2 \quad (1)$$

ここでは d_1 はひずみを加えないときの n 形 CdSe の barrier の幅, ϵ_1 は n 形 CdSe の誘電率, q は電子の電荷量, N_{D1} は n 形 CdSe の有効ドナー密度である.

v は P_i の一次の項と二次の項の和として与えられるが $2\epsilon_1 q N_{D1} \gg P_i^2$ であるから, 起電力は一次近似で

$$v \doteq \frac{d_1}{\epsilon_1} P_i = \frac{e_n S}{\epsilon_1} d_1 \quad (2)$$

となる. ひずみ S が一定なら起電力 v は barrier の幅 d_1 に比例する. また v はひずみの向きにより正負の符号をとる.

n 形 CdSe と p 形 Se からなる階段型 heterojunction の CdSe 層内の barrier の幅は次式で与えられる⁴⁾.

$$d_1 = \left[\frac{2\epsilon_1 \epsilon_2 N_{A2} (V_D - V_a)}{q N_{D1} (\epsilon_1 N_{D1} + \epsilon_2 N_{A2})} \right]^{1/2} \quad (3)$$

ここで ϵ_2 は p 形 Se の誘電率, N_{A2} は p 形 Se の有効アクセプタ密度, V_D は全 barrier の拡散電位, V_a は印加電圧である. したがって起電力 v は(2), (3)式から

$$v = e_n S \left[\frac{2\epsilon_2 N_{A2} (V_D - V_a)}{q \epsilon_1 N_{D1} (\epsilon_1 N_{D1} + \epsilon_2 N_{A2})} \right]^{1/2} \quad (4)$$

となり, 印加電圧の1/2乗に比例する.

i) $N_{D1} \gg N_{A2}$ のときは

$$v \doteq e_n S \left[\frac{2\epsilon_2 N_{A2} (V_D - V_a)}{q \epsilon_1^2 N_{D1}^2} \right]^{1/2} \quad (5)$$

ii) $N_{D1} \ll N_{A2}$ のときは

$$v \doteq e_n S \left[\frac{2(V_D - V_a)}{q \epsilon_1 N_{D1}} \right]^{1/2} \quad (6)$$

となる.

得られた起電力も印加電圧が, $0 \sim -1V$ の範囲では印加電圧の1/2乗に比例して増大しているが, それ以上の逆方向印加電圧の範囲ではこの1/2乗特性からずれる. これは単純な barrier model からは説明できない. 多分, barrier 構造の複雑さ, $n-p$ 接合界面に存在する表面準位, および carriers に作用する鏡像力等によるものであろう.

(2) barrier 静電容量特性

n 形 CdSe と p 形 Se の階段型 heterojunction の barrier 静電容量 C は

$$C = \left[\frac{q \epsilon_1 \epsilon_2 N_{D1} N_{A2}}{2(\epsilon_1 N_{D1} + \epsilon_2 N_{A2}) (V_D - V_a)} \right]^{1/2} \quad (7)$$

で与えられる⁴⁾. したがって barrier 静電容量の逆2乗 C^{-2} は

$$C^{-2} = \frac{2(\epsilon_1 N_{D1} + \epsilon_2 N_{A2}) (V_D - V_a)}{q \epsilon_1 \epsilon_2 N_{D1} N_{A2}} \quad (8)$$

となり, 印加電圧に比例する.

得られた barrier 静電容量の逆2乗は, いずれの試料においても印加電圧に比例している. したがってすべての試料の junction は階段型 junction であろうと推論される. また Pb-, Bi-, Sn-蒸着の試料では拡散電位 V_D が市販の試料および Cd-蒸着の試料のそれと比較して1桁大きい値を得たが, 拡散電位が大きいと整流器の電流-電圧特性の特に順方向電圧で電流の

立上りが印加電圧に対して悪くなり好ましくない結果となる。

(3) barrier 静電容量と起電力の積

barrier 静電容量と起電力の積 (cv) の大きさは(4), (7)式から

$$cv = e_n S \left(\frac{\epsilon_2 N_{A2}}{\epsilon_1 N_{D1} + \epsilon_2 N_{A2}} \right) \quad (9)$$

となり, cv はひずみ S に比例し, 印加電圧に無関係で一定となる. またその大きさは n 形 CdSe の不純物密度 N_{D1} と p 形 Se の不純物密度 N_{A2} に依存する.

i) $N_{D1} \ll N_{A2}$ のときは

$$cv \doteq e_n S \frac{\epsilon_2 N_{A2}}{\epsilon_1 N_{D1}} \quad (10)$$

となり,

ii) $N_{D1} \ll N_{A2}$ のときは

$$cv = e_n S \quad (11)$$

となり, 不純物密度に無関係に一定となる.

得られた cv 特性も, Cd-蒸着の試料では電気化成および熱処理の違いにより cv の大きさは異なっているが, この差異は電気化成および熱処理のために不純物密度が変化した結果と思われる.

(4) 静的ひずみの電流-電圧特性へおよぼす効果

静的な伸長ひずみを加えることにより Se 整流器の順, 逆方向の電流が増加する. このことは静的な伸長ひずみに起因する P_i により barrier の高さが減少するためと思われる.

(5) 電気化成および熱処理の効果

電気化成を長時間行うことにより, junction 部の selenide 層の幅も増加して安定な $n-p$ heterojunction ができ, 逆方向印加電圧の広い範囲で起電力の大きさ

が印加電圧の1/2 乗に比例するようになるものと思われる. つまり金属と Se 間の $n-p$ heterojunction の幅が増大することにより, barrier 静電容量は減少する. したがって barrier 静電容量の逆2乗は増加し, 印加電圧に対する C^{-2} の傾きも増加する.

Se^{2-} イオンの半径と比較して Cd^{2+} イオンの半径は小さいので熱処理を行なうことにより Cd 側から Se 側に Cd が拡散する. したがって CdSe 層内に形成される barrier の空間電荷領域の不純物密度は増加し, barrier の幅は減少する. したがって barrier 静電容量は増加し, この逆2乗は減少し, 印加電圧に対する C^{-2} の傾きは減少するものと思われる.

§5. ま と め

実験結果を要約すれば次のとおりである.

(1) 起電力の発生は Wood's metal の成分金属のうち Cd の selenide 層に大きく起因する.

(2) 起電力の大きさが印加電圧の1/2 乗に比例しているため, Cd-蒸着の Se 整流板および市販 Se 整流板の barrier は共に階段型 heterojunction であると推定される.

(3) barrier 静電容量と起電力の積は振動ひずみの大きさに比例し, 逆方向印加電圧には依存せず一定となる.

(4) 電気化成は barrier を安定なものにし, 起電力が逆方向印加電圧の広い範囲にわたって印加電圧の1/2 乗に比例するように作用する.

(5) barrier の拡散電位は静的な伸長ひずみの増加により減少する.

おわりに測定および図表の作成に協力された電子教室の五反田, 坂本, 小原の諸氏に感謝の意を表す.

文 献

- (1) T. Numata: J. Phys. Soc. JAPAN. **13**, 1066 (1958)
- (2) V. U. Dolega: Z. Naturforschg, **18a**, 653 (1963)
- (3) H. Gobrecht, H. Hamisch, and A. Tausend: Z. Physik, **148**, 209 (1957)
- (4) R. L. Anderson: Solid-State Electronics, **5**, 341 (1962)
- (5) Y. Moriguchi: J. Phys. Soc. JAPAN. **14**, 152 (1959)
- (6) D. Berlincourt, H. Jaffe, and L. R. Shiozawa: Phys. Rev, **129**, 1009 (1963)
- (7) S. Poganski: Z. Physik. **134**, 469 (1953)
- (8) R. M. Moore: IEEE Trans. Electron. Devices, **ED-16**, 186 (1969)